



# Enregistrement d'un son dans une mémoire RAM et ré-écoute

## Projet d'Electronique P2

Janvier 2000

Durée : 5 séances y compris la séance de validation

### Objectif du Projet

L'objectif de ce projet est la mémorisation d'un son dans une mémoire de type RAM statique (Random Access Memory), et la restitution de ce son par la lecture du contenu de cette mémoire.

### Principes utilisés

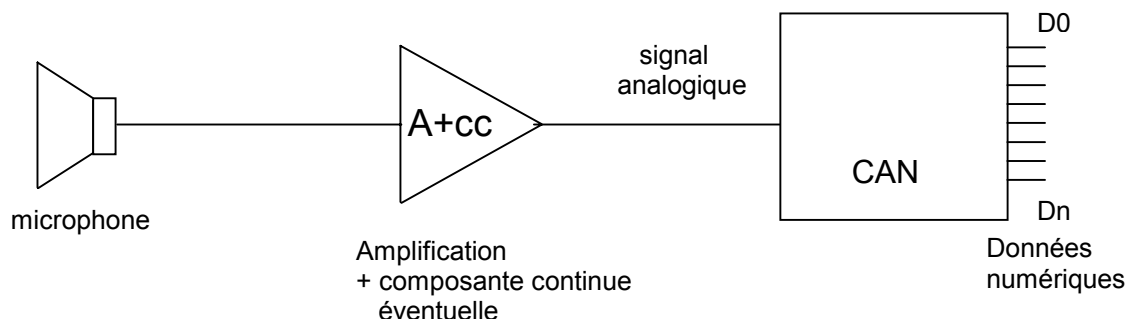
Cette mémorisation sous forme numérique d'un signal sonore (analogique) nécessite une conversion analogique-numérique (on parle également d'échantillonnage, ou encore de numérisation) préalable.

La ré-écoute de ce son nécessite l'opération inverse : une conversion numérique-analogique. On utilisera des composants intégrés réalisant ces 2 fonctions.

## I) Description fonctionnelle du système

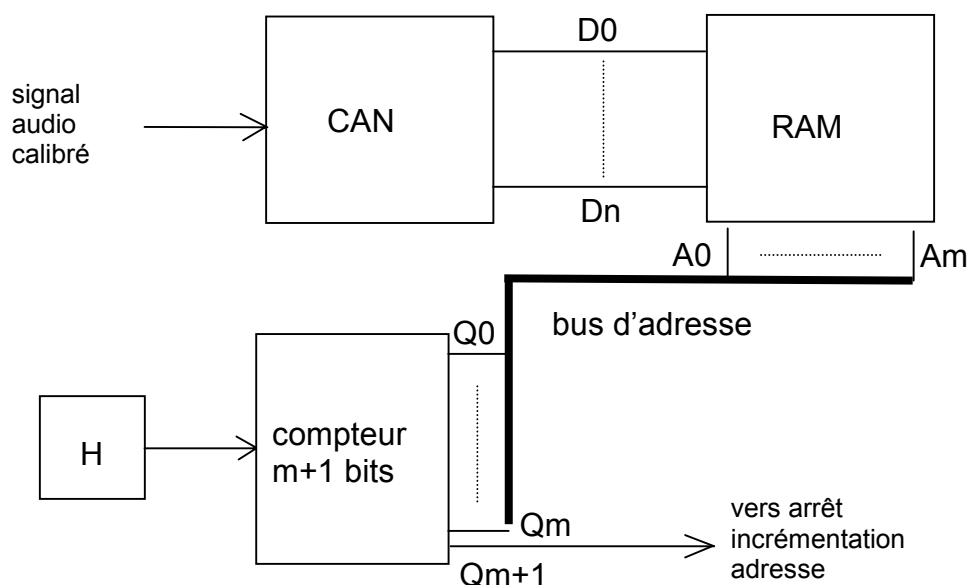
### I.1) Conversion analogique-numérique

Le son est capté par un microphone. La conversion est réalisée par un convertisseur analogique-numérique (CAN). Avant que le signal sonore ne soit appliqué sur l'entrée analogique du convertisseur, il doit être préalablement "calibré" par rapport au convertisseur, c'est à dire que ses variations doivent rester comprises dans la plage de valeurs que celui-ci peut convertir. Une amplification adéquate et l'ajout d'une composante continue s'imposent donc. Certains CAN intégrés comportent des entrées permettant d'ajuster ce gain et cette composante continue.



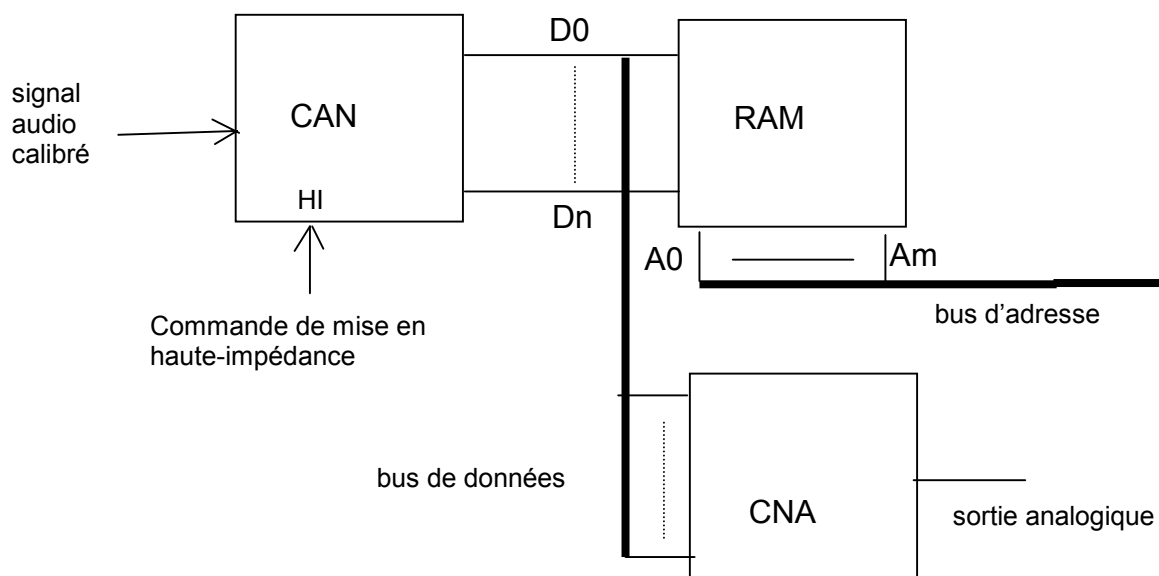
## I.2) Enregistrement (écriture dans la RAM)

Le principe de la mémorisation en RAM est décrit par le schéma bloc ci-dessous : les sorties numériques du CAN sont appliquées sur le bus de données (à  $n$  bits) de la RAM ; le bus d'adresse (à  $m$  bits) de cette dernière est connecté aux sorties d'un compteur  $m+1$  bit, lui-même cadencé par une horloge fonctionnant à la fréquence d'échantillonnage souhaitée. Le  $(m+1)$ ème bit de ce compteur passe à 1 le coup d'horloge qui suit l'état où toutes les sorties du compteur sont à 1. Ce bit est utilisé pour arrêter l'enregistrement des données dans la RAM.



## I.3) Ré-écoute (lecture du contenu de la RAM)

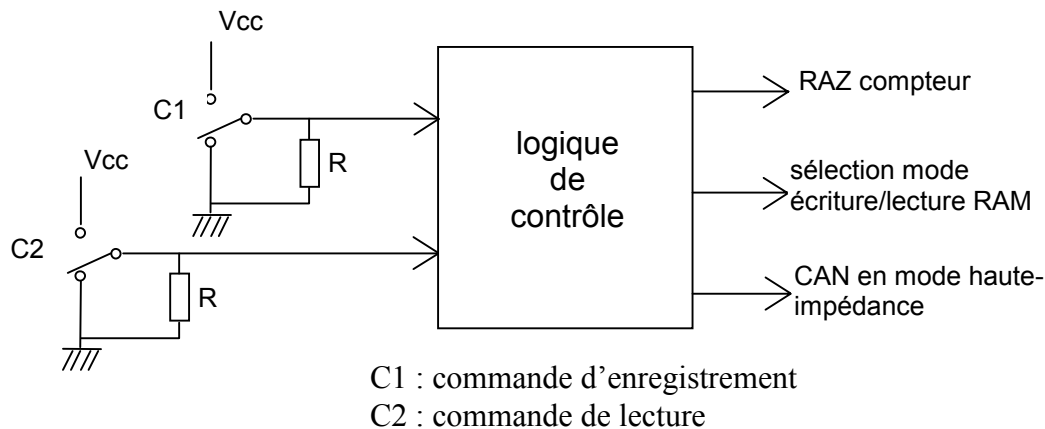
Lors de la lecture des données dans la RAM, celles-ci transitent par les mêmes connexions que lors de leur écriture : le bus de données. Pour éviter que les données sortant de la RAM ne soient appliquées en sortie du CAN, il est nécessaire de mettre les sorties de ce dernier en haute-impédance (ces sorties ne sont alors ni au niveau logique 0 ni au niveau 1, mais dans un 3<sup>e</sup> état dans lequel elles présentent une impédance très élevée).



## I.4) Logique de contrôle

On souhaite disposer de 2 commandes dans le système : la première pour déclencher l'enregistrement et la seconde pour déclencher la lecture du contenu de la mémoire et la ré-écoute. Ces 2 commandes doivent s'exécuter par un simple contact bref sur deux commutateurs (équivalents à des boutons-poussoirs).

La résistance associée à chaque commande permet de fixer ces commandes au niveau 0 par défaut (résistances de "tirage vers la masse", ou de "pull-down"). Cela évite que la commande passe par un état aléatoire lors de la commutation.



Cette logique de contrôle aura notamment pour but : de remettre à 0 les sorties du compteur lors d'une commande de lecture ou d'écriture, de manière à commencer ces dernières à partir de l'adresse de la première case mémoire (H00) ; la sélection du mode lecture ou du mode écriture selon la commande ; la mise en haute-impédance du CAN lors de la lecture de la RAM.

Il est nécessaire d'utiliser une mémorisation pour chaque commande (par exemple au moyen d'une bascule RS), de façon à ce que l'écriture dans la RAM ou sa lecture puissent s'exécuter en totalité, au cas où ces dernières possèdent une durée supérieure à celle de l'impulsion correspondant à la commande.

## II) Description structurelle du système

### II.1) Le CAN

On utilise le circuit intégré ADC0804.

#### *Signaux de contrôle du convertisseur*

Pour connaître le rôle de ces signaux on utilise à la fois le texte, le schéma fonctionnel interne du circuit et les chronogrammes, tous indiqués sur la documentation technique du circuit intégré.

La barre sur le nom des signaux indique que ces entrées sont actives au niveau bas (0).

Il est important de se souvenir qu'une entrée non-utilisée d'un circuit intégré en général ne doit pas rester en l'air : il faut lui appliquer son état inactif.

$\overline{INTR}$  (INTeRrupt)

D'après le chronogramme, ce signal passe à 0 dès qu'une conversion est terminée et que la donnée numérique est prête (disponible sur les bits de sortie).

#### $\overline{WR}$ (*WRite*)

Cette entrée démarre la conversion lorsqu'elle est mise à son état actif.

#### $\overline{CS}$ (*Chip Select*)

Signifie "sélection du circuit" : sa mise à l'état actif inactive le circuit, c'est à dire met ses sorties en haute impédance ; cela revient à les déconnecter du montage. La mise en haute impédance des sorties s'avère indispensable lorsque la RAM est en mode lecture : le bus de données est alors utilisé en sortie et ne doit pas être connectées aux sorties du CAN.

Cette commande est très utile dans les montages à micro-processeurs dans lesquels les bus de données et d'adresses sont partagés par un grand nombre de circuits intégrés.

Cette mise en haute impédance peut également être réalisée à partir de la commande de lecture  $\overline{RD}$  du CAN. L'utilisation de l'entrée  $\overline{CS}$  n'est alors plus indispensable et on peut activer le circuit en permanence, c'est à dire mettre  $\overline{CS}$  à son état actif.

#### $\overline{RD}$ (*ReaD*)

Cette commande est la commande de lecture : lorsqu'elle est mise à son état actif, les sorties passent du mode haute-impédance au mode données-disponibles. Il est utilisé pour mettre les sorties en haute impédance lors de la lecture dans la RAM, pour éviter que 2 sorties soient connectées entre elles (celles de la RAM et celles du CAN).

### *Horloge nécessaire au CAN*

Le convertisseur utilisé fonctionne par approximations successives, et par conséquent nécessite une horloge pour incrémenter son compteur interne. Cette horloge peut être externe ou interne (voir paragraphe "clocking options" de la doc.). Dans ce dernier cas, une résistance et un condensateur doivent être utilisés ; ils forment avec une porte inverseuse à hystérésis (interne au circuit) un montage astable qui génère ce signal d'horloge. La relation entre la fréquence de celle-ci et le couple R, C est indiquée dans la doc.

### *Horloge d'échantillonnage*

C'est elle qui incrémentera les adresses de la RAM. Puisqu'une donnée peut être mémorisée dès qu'elle est convertie, on peut utiliser pour cette horloge la sortie  $\overline{INTR}$  du CAN. Il reste à vérifier que cette idée puisse être vraiment réalisée.

### *Fréquence maximale de conversion*

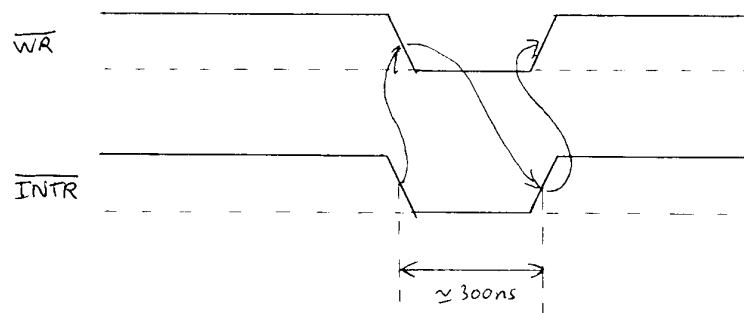
La valeur maximale qu'elle peut prendre la fréquence de l'horloge du CAN, ainsi que le nombre de périodes d'horloge que nécessite 1 conversion, sont indiqués dans la doc. Ce dernier nombre indiquera la fréquence d'échantillonnage maximale du système, puisque le prélèvement d'un échantillon nécessite 1 conversion. Il faut vérifier notamment que la fréquence d'échantillonnage imposée par le cahier des charges peut être atteinte avec ce convertisseur.

### *Auto-cadencement du CAN*

Puisque le CAN comporte un générateur d'horloge interne, il est intéressant d'utiliser celle-ci pour cadencer le reste du montage. Cela fait économiser un bloc horloge. Puisque l'on cherche à avoir une fréquence de conversion donnée  $f_{\text{éch}}$  (celle du cahier des charges), il faut s'arranger pour que la durée d'une conversion soit égale à  $1/f_{\text{éch}}$ , en d'autres termes pour que le signal  $\overline{INTR}$  signale la fin d'une conversion tous les  $1/f_{\text{éch}}$ .

Une conversion analogique-numérique (correspondant à 1 donnée numérique) nécessite un cycle de lecture-écriture. D'après le chronogramme de la doc. du CAN, une nouvelle conversion démarre lorsque l'entrée  $\overline{WE}$  passe à son état actif (c'est à dire 0). Lorsque la conversion d'une donnée est terminée, la sortie  $\overline{INTR}$  passe à 0. Comme indiqué sur la doc., pour faire fonctionner ce CAN en mode autonome (voir montage de test) il suffit de boucler la sortie  $\overline{INTR}$  sur l'entrée  $\overline{WR}$ . Ainsi, dès que la conversion d'une donnée est terminée, la conversion d'une nouvelle commence automatiquement.

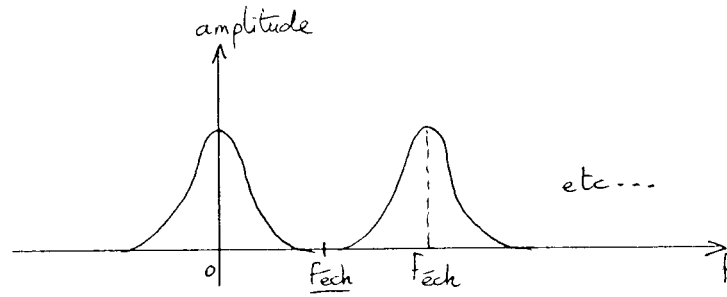
Ce mode de fonctionnement autonome n'est possible que parce qu'il existe des temps de propagation des signaux non nuls dans le circuit : en effet, d'après le chronogramme ci-dessous, l'entrée  $\overline{WR}$  en passant à 0 fait passer la sortie  $\overline{INTR}$  à 1, et cette dernière est rebouclée sur la première. C'est donc parce qu'il y a un délai d'environ 300ns (voir doc.) entre le passage de  $\overline{WR}$  à 0 et le passage de  $\overline{INTR}$  à 1 que ce mode est possible : sinon  $\overline{INTR}$  n'aurait pas le temps de descendre à 0 et serait donc inexploitable.



Cependant, pour enclencher ce cycle il faut appliquer une impulsion brève à 0 sur l'entrée  $\overline{WR}$  ; cela peut être réalisé en amenant la masse par un commutateur (ou un simple fil) sur cette entrée. Cette méthode n'est pas très rigoureuse, car elle revient à relier également la sortie  $\overline{INTR}$  à la masse (et donc la mettre en court-circuit !). Cependant ce test est indiqué par le constructeur ; il est donc garanti. La rigueur voudrait que l'on combine ce commutateur avec la sortie  $\overline{INTR}$  par une porte AND.

### *Filtre anti-repliement*

Lorsque l'on échantillonne un signal, son spectre de fréquence (ensemble des fréquences que contient ce signal) se trouve dupliqué à toutes les fréquences multiples de la fréquence d'échantillonnage  $f_{\text{éch}}$ . Si  $f_{\text{éch}}$  est supérieure au double de la fréquence maximale que contient le signal, il n'y a pas de problème ; sinon, il y a chevauchement entre ces différents spectres, ce qui se traduira au niveau du signal par une distorsion (audible à la restitution par le CNA). Ce phénomène n'aura de conséquence que lors de l'enregistrement de signaux complexes (comme la voix), pas avec un simple signal sinusoïdal, qui ne contient qu'une seule fréquence.



Pour une valeur donnée de  $f_{ech}$ , si l'on veut éviter ce phénomène, il faut éliminer toutes les fréquences supérieures à  $f_{ech}/2$ , au moyen d'un filtre passe-bas.

Pour notre montage on utilisera un filtre passe-bas du 2<sup>nd</sup> ordre passif. Un filtre du 2<sup>nd</sup> ordre permettra d'avoir une coupure plus franche entre les fréquences à laisser passer et les fréquences à éliminer.

## II.2) La RAM

Le modèle utilisé est le 62256, d'une capacité de 32kO.

### *Signaux de contrôle*

D'un circuit RAM à l'autre on retrouve toujours les mêmes commandes, à savoir : une commande de sélection du circuit, une commande d'écriture et une commande de lecture. Dans le circuit que l'on utilise, il s'agit respectivement de :  $\overline{CS}$  (Chip Select),  $\overline{OE}$  (Output Enable) et  $\overline{WE}$  (Write Enable).

#### $\overline{CS}$

Il a le même rôle que pour le CAN. D'après la table de vérité de la doc. technique, lorsque  $\overline{CS}$  est inactif (à 1), le bus de données est en haute impédance. On remarque qu'on obtient la même chose lorsque  $\overline{WE}$  et  $\overline{OE}$  sont inactifs tous les 2, excepté le fait que le courant consommé par le circuit est supérieur. Dans notre cas on peut laisser le circuit activé en permanence, la consommation n'étant pas un critère imposé par le cahier des charges.

Pour lire le contenu de la RAM ou écrire dedans, les entrées qu'il reste à déterminer sont  $\overline{WE}$  et  $\overline{OE}$ . Puisque chacune de ces 2 opérations va s'effectuer à un rythme relativement élevé (celui de la fréquence d'échantillonnage), il est important de respecter les contraintes temporelles du circuit. Pour cela on utilise les chronogrammes de la doc..

#### $\overline{OE}$

Commande de lecture du contenu de l'adresse présente sur le bus d'adresse de la RAM.

#### $\overline{WE}$

Commande d'écriture de la donnée présente sur le bus de donnée, à l'adresse présente sur son bus d'adresse.

### *Utilisation de la RAM en écriture*

Pendant l'écriture,  $\overline{OE}$  doit être inactif. Il reste à regarder les contraintes liant le signal  $\overline{WE}$  à la présence de l'adresse et de la donnée sur les bus.

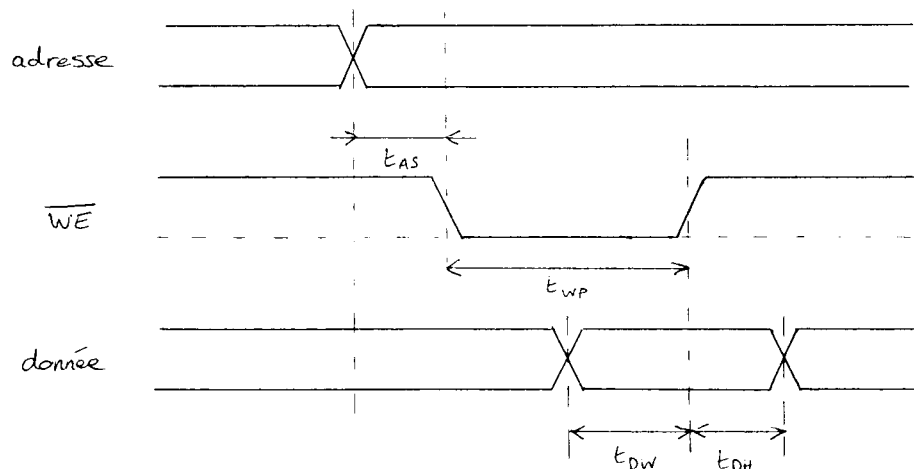
Dans le chronogramme concernant l'écriture, on constate qu'il existe 4 durées à respecter :

$t_{AS}$  (Address Setup time) : c'est la durée minimale d'établissement de l'adresse avant de commander l'écriture de la donnée par  $\overline{WE}$ . En fait on remarque d'après le tableau que  $t_{AS}=0$ .

$t_{WP}$  (Write Pulse width) : largeur de l'impulsion d'écriture. Elle doit être supérieure à la valeur minimale indiquée sur la doc. pour que la commande soit prise en compte.

$t_{DW}$  (Data to Write time overlap) : durée minimale entre la présentation de la donnée et le passage de  $\overline{WE}$  à son état inactif (=1).

$t_{DH}$  (data Hold from Write time) : durée minimale entre la disparition de la donnée et le passage de  $\overline{WE}$  à son état inactif (cette durée est égale à 0 d'après le tableau).



### Utilisation en lecture

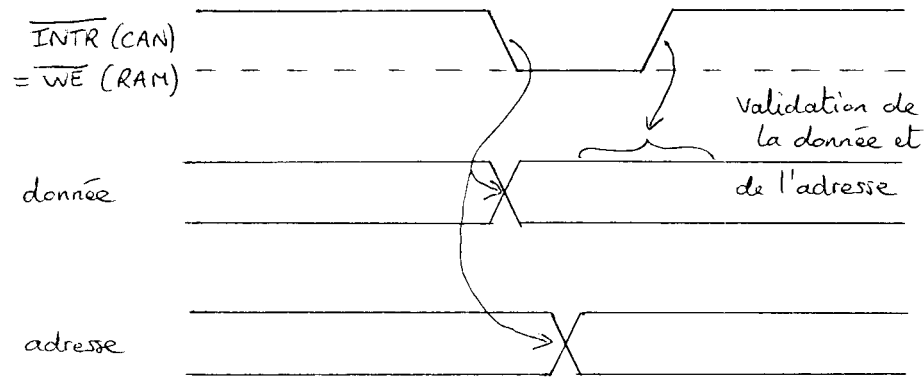
La lecture du contenu de la RAM ne pose pas de problème particulier, car le CNA n'est pas cadencé par une horloge ; il convertit donc en permanence ce qui se trouve sur ses entrées numériques.

Il suffit alors d'inactiver la commande d'écriture dans la RAM ( $\overline{WE}$ ) et d'activer la commande de lecture ( $\overline{OE}$ ).

### Utilisation simultanée du CAN et de la RAM

On a vu plus haut que le signal d'horloge à la fréquence d'échantillonnage utilisé dans le système pouvait être la sortie  $\overline{INTR}$  du CAN. Puisque l'écriture des données dans la RAM doit s'effectuer à la même fréquence, il peut être possible de l'utiliser comme signal de commande d'écriture ( $\overline{WE}$ ) dans la RAM, moyennant quelques conditions à respecter au niveau du séquencement.

Supposons que la sortie  $\overline{INTR}$  du CAN serve également d'horloge pour incrémenter l'adresse de la RAM, par l'intermédiaire d'un compteur (dont la sortie constitue cette adresse). L'adresse sera donc présente sur le bus une certaine durée après le front actif de  $\overline{INTR}$  : le temps d'établissement de toutes les sorties du compteur. Pour que cette durée soit la plus courte possible on a choisi un compteur synchrone.



Quant à la donnée, elle reste active pendant toute la durée de la conversion de la donnée suivante.

On doit maintenant regarder si ce fonctionnement respecte les conditions établies plus haut pour l'écriture dans la RAM.

$t_{AS}$  :  $\overline{WE}$  passe à 0 avant l'établissement de l'adresse → bon

$t_{WP}$  :  $\overline{INTR}$  reste à 0 pendant environ 300 ns. Cette durée étant supérieure à la valeur minimale de  $t_{WP}$  → bon

Il reste à vérifier  $t_{DW}$  et  $t_{DH}$ , c'est à dire si la donnée est présente sur le bus de données au moment où la commande d'écriture  $\overline{WE}$  (c'est à dire  $\overline{INTR}$  du CAN) repasse à 1, avec une marge de durée suffisante.

### II.3) Le CNA

Le convertisseur numérique analogique utilisé est le DAC08. Son utilisation ne pose pas de problème particulier, excepté le fait qu'il fournisse une sortie sous forme d'un courant. Il suffit de faire débiter ce courant dans une résistance de charge pour le transformer en tension. L'information de tension doit alors être récupérée par un montage adaptateur d'impédance (par exemple un ampli. op. monté en suiveur) pour ne pas perturber ce courant.

Ce convertisseur possède entre autres les caractéristiques suivantes :

- Il doit être alimenté par 2 alimentations symétriques.
- Il possède une entrée permettant de régler le courant débité en sortie

#### *Filtrage passe-bas*

La sortie du CNA présentera une forme de marches d'escalier, dont les marches auront une largeur  $1/f_{éch}$ , ce qui est tout à fait logique. Ces transitions rapides entre 2 valeurs successives constituent des fréquences élevées. Celles-ci pourront être facilement éliminées par un filtre passe-bas dont la fréquence de coupure sera judicieusement choisie.

### **III) Cahier des charges**

- Conversions A/N et N/A sur 8 bits
- Fréquence d'échantillonnage : 8kHz
- Capacité de la RAM : 32kO
- Enregistrement et lecture sur simples contacts brefs (un pour chaque fonction)
- Possibilité d'écoute directe : entrée → CAN → CNA → sortie
- Tension d'alimentation du montage :  $V_{cc}=\pm 5V$
- Réalisation sur 3 plaquettes à contacts

### **IV) Divers**

#### **Composants spécifiques utilisés (documentations des circuits intégrés fournies)**

- Compteur synchrone 8 bits 74HC4520 (×2)
- RAM 32kO 62256 (×1)
- CAN 8 bits ADC0804 (×1)
- CNA 8 bits DAC 08 (×1)
- Autres : transistors 2N2222, ampli. op. TL08x, portes logiques de base, résistances et condensateurs de la série normalisées E24, microphone, haut-parleur.

#### **Conseil pour la lecture des documentations techniques des fabricants des circuits intégrés**

Ces documentations ne se lisent pas comme des romans, du début à la fin. Il faut apprendre à y trouver l'information que l'on cherche, et donc d'abord définir exactement ce que l'on cherche. En général seul un petit nombre d'informations nous sont nécessaires pour utiliser correctement un composant.

Les signets de Netscape des ordinateurs du labo rouge comportent un certain nombre d'adresses de constructeurs qui diffusent des documentations techniques sur Internet. Ces documentations peuvent être téléchargées et imprimées sur place.

## **Projet P2 : Enregistrement d'un son dans une mémoire RAM et ré-écoute**

### **Programme de la 1<sup>ère</sup> séance**

#### **Objectifs de la séance**

- Un compte-rendu répondant aux questions ci-dessous, à remettre à l'issue de la séance. Ce compte-rendu sera noté.
- La validation du fonctionnement des modules suivants :
  - 2 compteurs 4520 montés en cascade (test par visualisation de 2 sorties successives), cadencés par le générateur de fonctions
  - CAN (test avec tension continue en entrée et visualisation des niveaux de sortie à l'oscilloscope) en auto-cadencement à 8kHz, la fréquence de conversion

#### **Questions**

**Q1.** Indiquer les adresses Internet auxquelles vous avez pu récupérer les documentations techniques des circuits intégrés : compteur 74HC4520 et CAN ADC804

**Q2.** Quelle est la durée de son que l'on peut enregistrer à la fréquence choisie et avec la capacité de la RAM ?

**Q3.** Déterminer expérimentalement la plage de fonctionnement d'entrée du CAN. Indiquer la procédure suivie.

**Q4.** Mettre au point un montage amplificateur à AO permettant d'amener un signal d'amplitude 10mV sur toute la plage utile du CAN. Ce montage comportera plusieurs étages si nécessaire. Attention à respecter le produit gain-bande de l'AO. Donner les calculs des paramètres de ce montage.

**Q5.** Indiquer le nombre de bits du compteur nécessaires à l'adressage de la RAM de 32kO. Indiquer un moyen d'arrêter le comptage lorsque la RAM est remplie, c'est à dire après que toutes ses entrées d'adresse soient passées à 1. Ce moyen pourra utiliser une bascule RS, un monostable et des portes logiques de base (entre autres une porte laissant passer ou non le signal d'horloge vers les compteurs).

**Q6.** Représenter le schéma fonctionnel et structurel de la partie du montage étudiée à cette séance, comprenant : le CAN, le montage amplificateur, les 2 compteurs et le système d'arrêt du comptage une fois que la RAM est pleine.

## Projet P2 : Enregistrement d'un son dans une mémoire RAM et ré-écoute

### Programme de la 2<sup>e</sup> séance

#### Objectifs de la séance

- Un **compte-rendu** répondant aux questions ci-dessous, à remettre à l'issue de la séance. Ce compte-rendu sera noté.
- La **validation** du fonctionnement des modules suivants :
  - Connexion du CAN au CNA ; le test est effectué de la façon suivante : le signal analogique appliqué en entrée du CAN doit être restitué de la manière la plus fidèle possible en sortie du CNA
  - Amplificateur avec ajout de composante continue adéquate pour qu'un signal d'amplitude 10mV crête-à-crête soit cadré dans la plage d'entrée en pleine-échelle du CAN (remarque : la composante continue peut être ajoutée au moyen de l'entrée  $V_{in-}$ , cf doc.)

#### Remarques :

- Cette validation partielle sera notée sur 5 points (comme celles des 4 premières séances)
- Si l'objectif de la séance n'est pas atteint à 100%, le travail peut être complété avant la séance suivante ; il sera néanmoins noté avec un coefficient inférieur à 1 (ceci est valable pour les 4 premières séances)

#### Questions

**Q1.** Avec l'entrée "vref/2" du CAN ADC804, il est possible d'ajuster la plage d'entrée de ce dernier. On a vu que par défaut (avec l'entrée "vref/2" en l'air), cette plage allait de 0V à 5V (si  $V_{cc}=5V$ ). Par application de tensions continues adéquates sur l'entrée "vref/2" et l'entrée  $V_{in-}$ , étudier (et décrire) la possibilité d'appliquer directement notre tension (10mV crête-à-crête) en entrée du CAN. Tester cette solution et comparer avec la solution utilisant une amplification. Conclure.

**Q2.** Représenter le schéma structurel complet de la partie conversion analogique-numérique (avec la solution retenue à la question précédente).

**Q3.** Calculer la valeur de la résistance et du condensateur utilisés pour générer le signal d'horloge du CAN, pour que la fréquence du signal disponible sur la sortie  $\overline{INTR}$  soit égale à 8kHz. Ce signal sera utilisé comme horloge des compteurs.

**Q4.** Câbler le CNA. D'après la documentation technique (*data sheet*), indiquer le rôle des broches 1, 2, 3, 4, 13, 14 et 15. Représenter le schéma structurel de la partie conversion numérique-analogique du montage, montrant la connexion du CNA avec le CAN. Utiliser un AO monté en suiveur à la sortie du CNA, en expliquant son utilité.

**Q5.** Pour retrouver un signal qui se rapproche le plus possible du signal d'entrée du CAN, on peut utiliser un filtre passe-bas du second ordre en sortie du CNA. Expliquer l'intérêt de ce filtre, la fréquence de coupure qu'il doit posséder, et décrire son calcul.

## Projet P2 : Enregistrement d'un son dans une mémoire RAM et ré-écoute

### Programme de la 3<sup>e</sup> séance

#### Remarques préliminaire

- Cette validation partielle sera notée sur 5 points (comme celles des 4 premières séances)
- Si l'objectif de la séance n'est pas atteint à 100%, le travail peut être complété avant la séance suivante ; il sera néanmoins noté avec un coefficient inférieur à 1 (ceci est valable pour les 4 premières séances)

#### Validation partielle

- Câblage de la RAM et logique de commande permettant d'éviter que le CAN et la RAM ne soient en écriture sur le bus de données en même temps
- Vérification de la fréquence d'échantillonnage à 8kHz : la sortie  $\overline{\text{INTR}}$  doit posséder cette fréquence

#### Précautions importantes

Le bus de données de la RAM peut être utilisé en lecture ou en écriture, selon l'état des entrées de commande du composant. Il faut absolument éviter que le CAN, qui ne fait qu'écrire sur ce bus, et la RAM écrivent en même temps. Pour cela on peut utiliser l'entrée  $\overline{\text{RD}}$  ou  $\overline{\text{CS}}$  du CAN. Une fois la RAM câblée, il faudra demander la vérification du câblage aux enseignants avec la mise sous tension.

#### Questions (réponses sur compte-rendu à remettre en fin de séance)

**Q1.** L'entrée  $v_{\text{in-}}$  du CAN permet de compenser le décalage (offset) éventuellement présent dans un signal, mais uniquement si ce décalage est positif. Décrire l'exemple d'utilisation de cette entrée indiqué dans la fiche technique du CAN utilisé.

**Q2.** Dans notre cas le signal est alternativement positif et négatif. Indiquer un moyen utilisant un condensateur et un pont diviseur de tension à 2 résistances, pour ajouter un offset adéquat au signal amplifié, pour que celui-ci parcoure bien la pleine échelle d'entrée du CAN.

**Q3.** Le CNA utilisé fournit une sortie en courant. Qu'observera-t-on si l'on visualise une de ces sorties à l'oscilloscope sans y connecter de charge ?

**Q4.** D'après les spécifications techniques du CNA (voir les courbes), quelle est la valeur du seuil logique (appelé  $V_{\text{TH}}$ ) appliqué aux entrées, quand l'entrée  $V_{\text{LC}}$  est la masse.

**Q5.** Le courant de sortie dépend d'un courant de référence d'entrée. En connectant l'entrée  $V_{\text{REF-}}$  à la masse, la somme des 2 courants de sortie est égale à :

$$I_{\text{O}} + \overline{I_{\text{O}}} = \frac{V_{\text{REF}}}{R_{\text{REF}}} \times \frac{255}{256}$$

Le symbole "complément" signifie que le deuxième courant est proportionnel au complément de la valeur binaire d'entrée :

$$I_o = \frac{N}{256} \times \frac{V_{REF}}{R_{REF}} \text{ et } \overline{I_o} = \frac{255 - N}{256} \times \frac{V_{REF}}{R_{REF}}$$

En prenant  $V_{REF}/R_{REF}=1\text{mA}$  (valeur à ne pas dépasser pour un fonctionnement optimum, selon les spécifications techniques), déterminer la résistance de charge du CNA pour que la valeur numérique 255 corresponde à la pleine échelle de sortie, c'est à dire  $+V_{cc}$  (la sortie  $\overline{I_o}$  sera reliée à la masse).

**Q6.** Représenter graphiquement la relation entrée (numérique) – sortie (analogique) du CNA. Pour ce faire effectuer au moins 3 mesures différentes (3 points les plus espacés possible les uns des autres).

**Q7.** Pour ne pas risquer d'endommager la RAM, avant d'être sûr du schéma de câblage, il faut la forcer en mode écriture (c'est à dire que le bus de données doit être configuré en entrées de la RAM). Proposer un moyen pour ce faire. De la même manière, indiquer quel moyen est prévu, de façon intégrée dans le CAN, pour obtenir une déconnexion virtuelle du CAN du bus de données par commande logique ?

**Q8.** Représenter le chronogramme des signaux issus des différents modules suivants :

- l'amplification et ajout de composante continue,
- le CAN,
- le CNA,
- la RAM,
- le comptage
- la logique de commande permettant :
  - la remise à 0 des compteurs et le démarrage du comptage à chaque nouvelle écriture ou lecture,
  - l'arrêt automatique du comptage lorsque la RAM est pleine,
  - la mise en haute impédance du CAN lorsque la RAM est en lecture.

## **Projet P2 : Enregistrement d'un son dans une mémoire RAM et ré-écoute**

### **Programme de la 4<sup>e</sup> séance**

#### **Remarques préliminaire**

- Cette validation partielle sera notée sur 5 points (comme celles des 4 premières séances)
- Si l'objectif de la séance n'est pas atteint à 100%, le travail peut être complété avant la séance suivante ; il sera néanmoins noté avec un coefficient inférieur à 1 (ceci est valable pour la montage et pour le compte-rendu)

#### **Validation partielle**

- Test du fonctionnement de la RAM. Pour cela il est nécessaire de mémoriser un signal et de le restituer en 2 étapes distinctes.
- Filtre anti-repliement en entrée
- Filtre de lissage en sortie
- Utilisation du microphone

#### **Questions (réponses sur compte-rendu à remettre en fin de séance)**

##### **Q1. Filtre anti-repliement**

Pour l'instant, le montage a été testé avec une fréquence unique (signal sinusoïdal). Lorsque l'on va passer à un signal complexe (comprenant une infinité de fréquences, comme un signal sonore), va se poser le problème du repliement de spectre (voir énoncé du sujet). Ce problème peut être résolu par un filtre passe-bas intercalé entre l'amplificateur d'entrée et le CAN.

Proposer un schéma de filtre passe-bas actif du 2<sup>e</sup> ordre et calculer ses éléments passifs (résistances et capacités) pour obtenir une fréquence de coupure adéquate.

##### **Q2. Filtre de lissage du signal de sortie**

Vous avez pu remarquer que le signal obtenu en sortie de CNA est composé de "marches d'escalier". Ceci est tout à fait normal : ce que l'on observe est la succession des valeurs numériques. Les marches d'escalier sont d'autant plus grandes que la fréquence du signal codé est grande. A la fréquence limite (4kHz dans notre cas), une période du signal sinusoïdal est composée de 2 paliers seulement, c'est à dire une période de signal carré ! Pour résoudre ce problème et récupérer un signal sinusoïdal, il faut à nouveau utiliser un filtre passe bas, mais cette fois-ci en sortie du CNA.

Proposer un schéma de filtre passe-bas actif du 2<sup>e</sup> ordre et calculer ses éléments pour obtenir une fréquence de coupure adéquate.

### **Q3 Microphone**

Le microphone utilisé est composé d'un transistor à effet de champ. Il doit être polarisé, c'est à dire qu'un courant doit y circuler en permanence. Le son dirigé vers lui fera varier ce courant autour de sa valeur de repos. Sa bande passante est comprise entre 50HZ et 12kHz. Son impédance est de  $600\Omega$ . La tension à ses bornes doit être comprise entre 1,5 et 10V. Le courant qui le parcourt ne doit pas dépasser 1mA.

Proposer un schéma permettant cette polarisation, utilisant une résistance. Il faudra utiliser un condensateur de liaison (dont la valeur de capacité sera choisie judicieusement) pour attaquer l'amplificateur. Tester ce montage en décrivant le test.

### **Q4. Schéma structurel final**

Représenter le schéma structurel du système complet, comprenant : l'amplificateur d'entrée, le filtre anti-repliement, le CAN, la RAM, le CNA, le filtre de lissage de sortie, les compteurs, les 2 boutons de commande (lecture et écriture), et la logique de contrôle reliant ces différents modules entre eux. Sur ce schéma, ne pas oublier de référencer les broches des CI par leur nom et leur numéro (sans cependant respecter leur disposition physique sur le composant), ainsi que les autres composants (R1, R2, C1, T1, A1, etc).

Projet P2 : Enregistrement d'un son dans une mémoire RAM et ré-écoute  
**Programme de la 5<sup>e</sup> et dernière séance**

**Interrogation écrite**

Elle consistera en une série de questions portant sur le projet en cours ou d'ordre général sur les TP-projets d'électronique (voir liste de questions susceptibles d'être posées jointe).

**Validation finale**

Modules à valider :

- Microphone
- Amplificateur d'entrée + ajout de composante continue
- CAN-CNA (et fréquence d'échantillonnage à 8 kHz)
- Compteurs
- Mémoire (enregistrement et ré-écoute du son en 2 étapes distinctes)
- Logique de contrôle réalisant l'interface du système avec les 2 boutons de commande (et évitant que le CAN et la RAM n'entrent en court-circuit)
- Filtre anti-repliement en entrée et filtre de lissage en sortie

**Rapport écrit**

Le rapport de projet devra être remis 4 jours après la dernière séance. Un casier sera prévu à cet effet. La date limite de remise sera précisée sur ce casier.

**Listes de questions susceptibles d'être posées lors de l'interrogation écrite,  
relatives au projet "Enregistrement d'un son en RAM et ré-écoute"**

*Remarques*

- Seule une partie des questions posées lors de l'interrogation écrite sera tirée de cette liste.
  - Une partie des questions d'ordre général sera tirée de la liste distribuée au cours du projet n°1.
- 
- 1) Le bus de données étant commun au CAN et à la RAM, indiquer le moyen d'éviter que la RAM et le CAN n'entrent en court-circuit quand la RAM écrit sur ce bus.
  - 2) Quel est le rôle du filtre anti-repliement en entrée du convertisseur analogique-numérique ?
  - 3) En quoi peut-on dire que la mise en haute-impédance des sorties du CAN est équivalent à la déconnexion du CAN du bus de données ?
  - 4) Citer la principale différence entre la représentation d'un signal périodique et celle d'un signal complexe (comme celui de la voix), dans un repère fréquentiel.
  - 5) Dans quel but, et à quel moment, doit-on mettre les sorties du convertisseur analogique-numérique en haute impédance ?
  - 6) Quel est le rôle du filtre passe-bas en sortie du convertisseur numérique-analogique ? Quelle condition doit respecter sa fréquence de coupure ?
  - 7) Pourquoi amplifie-t-on le signal à l'entrée du CAN ?
  - 8) Pourquoi ajoute-t-on une composante continue au signal à l'entrée du CAN ?
  - 9) Comment éviter que la RAM et le CAN n'écrivent en même temps sur le bus de données ?
  - 10) Indiquer un moyen de détecter quand la RAM de 32 kO est pleine, et d'arrêter le comptage à ce moment là.
  - 11) Comment éviter qu'un commutateur ne délivre un état aléatoire quand il passe d'une de ses 2 positions à l'autre ?
  - 12) Indiquer un moyen de déclencher, par une impulsion, le changement d'état d'un signal pendant un temps supérieur à cette impulsion.
  - 13) A quel moment du signal  $\overline{\text{INTR}}$  issu du CAN change-t-il d'état ?
  - 14) Quel est le rôle de l'entrée  $\overline{\text{CS}}$  du CAN ou de la RAM ?
  - 15) Quel sont les rôles des entrées  $\overline{\text{WE}}$  et  $\overline{\text{OE}}$  de la RAM ?
  - 16) Indiquer le moyen d'utiliser le CAN ADC804 en mode auto-cadencement.
  - 17) Quel est l'intérêt d'utiliser un compteur synchrone dans ce projet ?
  - 18) Quelle est la durée du son que l'on peut enregistrer, avec un échantillonnage à 8 kHz, dans notre RAM de 32 kO ?
  - 19) Quel est le nombre de bits nécessaires à l'adressage de notre RAM de 32 kO ?
  - 20) Indiquer le moyen d'obtenir que la période du signal  $\overline{\text{INTR}}$  soit égale à 8 kHz (par exemple), en mode auto-cadencement.

## Validation Projet P2 : "Enregistrement d'un son dans une RAM et ré-écoute"

(durée maximale : 15 mn : la démonstration doit être prête lors du passage de l'enseignant)

Date : .....

Groupe (A-F) : ....

Numéros plaquettes : .....

Elève 1 : ...../20

Elève 2 : ...../20

Elève 3 : ...../20

### Remarque

La validation finale du montage concerne le fonctionnement le jour même. Le fait qu'un module ait fonctionné lors d'une séance précédent ne sera pas pris en compte, car cela a déjà été noté dans les validations partielles.

### Informations sur le barème appliqué

Note contrôle continu (compte-rendus + interrogation écrite) : coefficient 0,4

Note projet (validation maquette + rapport écrit) : coefficient 0,6

Détail de la note "projet" :

Maquette : 14 points

Démonstration/questions : 2 points

Rapport écrit : 4 points

### Détail de la note "Maquette"

- **Microphone** /1
  - le fait de parler dedans fait apparaître une tension exploitable
  - le courant de polarisation est inférieur à 1 mA
- **Amplificateur** d'entrée + ajout de composante continue /2
  - la bande passante (50Hz-4kHz) est respectée
  - la composante continue est égale à  $V_{cc}/2$
- **CAN-CNA** /3
  - La fréquence d'échantillonnage (horloge issue du CAN) est égale à 8 kHz
  - test séparé : un signal sinusoïdal est correctement numérisé et restitué
  - l'amplitude du signal en sortie du CNA est proche de celle du signal appliqué au CAN
- **Compteurs** /2
  - le changement d'état d'une sortie se fait toujours sur le même front de la sortie précédente
- **Mémoire** /2
  - l'enregistrement et la ré-écoute du son s'effectuent en 2 étapes distinctes
- **Logique de contrôle** réalisant l'interface du système avec les 2 boutons de commande /2
  - le CAN et la RAM n'entrent jamais en court-circuit
  - l'enregistrement dure environ 4s puis s'arrête automatiquement
  - idem pour la lecture
- **Filtre anti-repliement** en entrée et **filtre de lissage** en sortie /1
  - ces 2 filtres coupent à 4kHz et possèdent une pente de -2
- **Ecoute** du son /1
  - le son sortant du HP est audible

### Démonstration/questions (présentation de la maquette par les élèves et questions, par oral)

Elève 1 : /2

Elève 2 : /2

Elève 3 : /2

## **Séance d'extension au projet d'électronique P2 : Enregistrement d'un son dans une mémoire RAM et ré-écoute**

### **1) Analyse du schéma du montage**

Un schéma possible pour le projet de numérisation d'un son est joint à ce sujet. Il vous est demandé de :

- indiquer le rôle de chacune des résistances et des condensateurs de ce montage et comment le choix des valeurs a été fait (porter le raisonnement sur les ordres de grandeur, sans faire de calculs).
- Représenter, dans le cas de l'écriture en RAM puis de la lecture, le chronogramme des signaux suivants :
  - Signal de commande (E1 ou E2)
  - $\overline{\text{WE}}$  de la RAM
  - $\overline{\text{MR}}$  des compteurs
  - $\overline{\text{RD}}$  du CAN
  - $\overline{\text{INTR}}$  du CAN
  - Q7 du compteur des poids forts
  - $\overline{\text{CPI}}$  du compteur des poids faible
- vérifier que les conditions sur les différentes durées conditionnant l'écriture dans la RAM :  $t_{\text{AS}}$ ,  $t_{\text{WP}}$ ,  $t_{\text{DW}}$  et  $t_{\text{DH}}$ , sont respectées

### **2) Mise au point d'une chaîne d'amplification audio**

On se propose de mettre au point une chaîne d'amplification audio-fréquences, comportant :

- Un microphone
- Un amplificateur en tension : montage à AO
- Un amplificateur de courant : montage push-pull
- Un haut-parleur

Le gain en tension devra être calculé judicieusement pour respecter les 2 conditions suivantes :

- le fait de parler à une vingtaine de centimètres du micro ne provoque pas de saturation du signal en sortie de l'amplificateur en tension,
- la bande passante du microphone est respectée.

Ce montage devra être validé en fin de séance.

### **3) Simulations avec Pspice**

Simuler la chaîne d'amplification avec Pspice, en utilisant un générateur sinusoïdal. Le haut-parleur sera simulé par une charge résistive de  $10\Omega$ . La simulation comportera l'étude fréquentielle, dont la courbe devra être reproduite sur le compte-rendu.

#### 4) Etude du montage push-pull

L'étude du montage push-pull (dont le schéma peut être trouvé sur le schéma joint à cet énoncé) sera réalisée avec un générateur de tension et une résistance de charge de  $10\ \Omega$ . Elle doit comprendre :

- Un rappel du fonctionnement du montage
- La mesure de l'impédance d'entrée (par l'utilisation d'une résistance en entrée)
- La mesure de l'amplification en tension à vide et en charge
- La mesure de l'amplification en courant
- La mesure de l'impédance de sortie (qui peut être déduite de la mesure de la tension de sortie à vide et en charge)
- L'étude de l'influence des diodes (par l'observation et le relevé du signal de sortie lorsqu'elles sont omises)
- L'étude de l'influence de la valeur des résistances de base (par utilisation de quelques valeurs différentes)
- L'étude de l'influence de la valeur des résistances d'émetteur
- Le calcul (à partir d'une mesure pour une valeur donnée des résistances) de la puissance transmise à la charge

Par rapport à l'application, préciser l'intérêt d'avoir une résistance de sortie faible.